

ORGANIC TFT AND ITS MANUFACTURING METHOD

Publication number: JP2003258260

Publication date: 2003-09-12

Inventor: FUJISAKI YOSHIHIDE; IINO YOSHIKI; INOUE YOJI;
TOKITO SEIJI; KIKUCHI HIROSHI

Applicant: JAPAN BROADCASTING CORP

Classification:

- International: H01L21/28; H01L21/316; H01L21/336; H01L29/786;
H01L51/00; H01L21/02; H01L29/66; H01L51/00; (IPC1-
7): H01L29/786; H01L21/28; H01L21/316; H01L21/336;
H01L51/00

- european:

Application number: JP20020053595 20020228

Priority number(s): JP20020053595 20020228

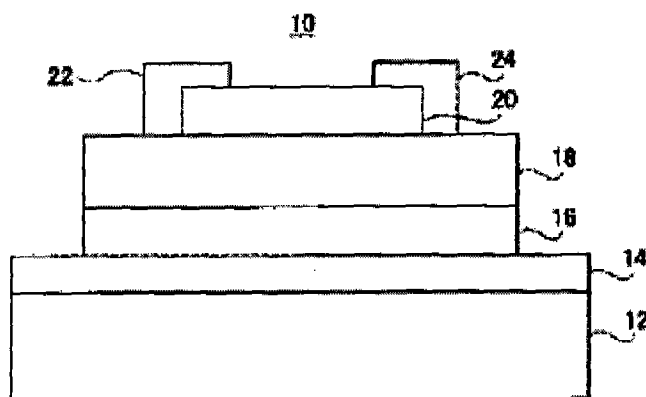
Report a data error here

Abstract of JP2003258260

PROBLEM TO BE SOLVED: To provide an organic TFT that is formed on a plastic substrate and has a high gain.

SOLUTION: The organic TFT 10 is provided with a block layer 14, a gate electrode 16, a gate insulation film 18, and an organic semiconductor 20 that are formed in sequence on the plastic substrate 12, and it is also provided with a source electrode 22 and a drain electrode 24 that are apart from and opposite to each other on the organic semiconductor 20. The block layer 14 is made of silicon dioxide. The gate electrode 16 is made of tantalum. The gate insulation film 18 anodizes the gate electrode 16 to form a thin and dense film having a high dielectric constant. The organic semiconductor 20 uses a pentacene, forming a channel wherein the mobility of the carrier is high.

COPYRIGHT: (C)2003,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-258260

(P2003-258260A)

(43) 公開日 平成15年9月12日 (2003.9.12)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコード* (参考)
H 0 1 L 29/786		H 0 1 L 21/28	3 0 1 R 4 M 1 0 4
21/28	3 0 1	21/316	T 5 F 0 5 8
21/316		29/78	6 1 8 B 5 F 1 1 0
21/336			6 1 7 W
51/00			6 1 7 L
審査請求 未請求 請求項の数10 O L (全 9 頁) 最終頁に続く			

(21) 出願番号 特願2002-53595 (P2002-53595)

(22) 出願日 平成14年2月28日 (2002.2.28)

(71) 出願人 000004352

日本放送協会

東京都渋谷区神南2丁目2番1号

(72) 発明者 藤崎 好英

東京都世田谷区砧一丁目10番11号 日本放送協会 放送技術研究所内

(72) 発明者 飯野 芳己

東京都世田谷区砧一丁目10番11号 日本放送協会 放送技術研究所内

(74) 代理人 100070150

弁理士 伊東 忠彦

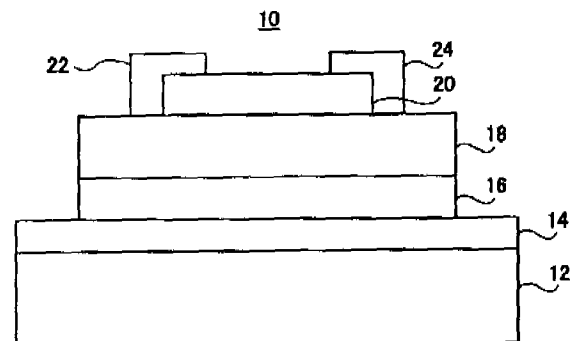
最終頁に続く

(54) 【発明の名称】 有機TFTおよびその作製方法

(57) 【要約】

【課題】 プラスチック基板上に形成され、高いゲインを有する有機TFTを提供する。

【解決手段】 有機TFT 10は、プラスチック基板12の上に、順次、ブロック層14、ゲート電極16、ゲート絶縁膜18および有機半導体20を有し、さらに、有機半導体20の上に対向、離間してソース電極22およびドレイン電極24を有する。ブロック層14は二酸化珪素で形成される。ゲート電極16はタンタルで形成される。ゲート絶縁膜18はゲート電極16を陽極酸化して、高い比誘電率を有する薄厚で緻密な膜に形成される。有機半導体20は材料としてペンタセンを用い、キャリアの移動度の大きなチャンネルが形成される。



【特許請求の範囲】

【請求項 1】 プラスチック基板上に形成され、ゲート電極、ゲート絶縁膜、有機半導体ならびにソース電極およびドレイン電極を有する有機 TFT において、該ゲート絶縁膜が、該ゲート電極の表面を陽極酸化して形成された金属酸化膜からなることを特徴とする有機 TFT。

【請求項 2】 前記ソース電極およびドレイン電極の上に前記有機半導体が形成されてなることを特徴とする請求項 1 記載の有機 TFT。

【請求項 3】 前記プラスチック基板の表裏面のうちの少なくともいずれか一方の面上に無機材料のブロック層が形成されてなることを特徴とする請求項 1 または 2 に記載の有機 TFT。

【請求項 4】 前記ゲート電極が、熱膨張率が異なる金属を積層してなる積層膜であることを特徴とする請求項 1～3 のいずれか 1 項に記載の有機 TFT。

【請求項 5】 前記ゲート絶縁膜上に配向膜が形成され、該配向膜上に前記有機半導体が形成されてなることを特徴とする請求項 1～4 のいずれか 1 項に記載の有機 TFT。

【請求項 6】 前記ゲート電極が、タンタル、アルミニウム、チタン、ニオブ、ジルコニウム、ハフニウム、クロム、モリブデンおよびモリブデン-タンタル合金よりなる群から選択された材料で形成されてなることを特徴とする請求項 1～5 のいずれか 1 項に記載の有機 TFT。

【請求項 7】 請求項 1 記載の有機 TFT の作製方法であって、ゲート電極を陽極酸化してゲート絶縁膜を作製するに際し、予め把握したゲート絶縁膜の膜厚と印加電圧との関係に基づいて、まず所定値の電流を流し、ついで電圧が所定値まで上昇した時点で該所定値の電圧の印加を所定時間継続して、所定の膜厚のゲート絶縁膜を得ることを特徴とする有機 TFT の作製方法。

【請求項 8】 前記所定時間は、前記所定値の電圧の印加を開始した後、時間経過に伴って減少する電流値の単位時間当たりの減少率が所定の値に至るまでの間の時間とすることを特徴とする請求項 7 記載の有機 TFT の作製方法。

【請求項 9】 請求項 2 記載の有機 TFT の作製方法であって、ソース電極およびドレイン電極を形成した後該ソース電極およびドレイン電極の上に有機半導体を形成することを特徴とする有機 TFT の作製方法。

【請求項 10】 請求項 5 記載の有機 TFT の作製方法であって、配向膜を形成した後、ラビング装置を用いて一定方向に擦った該配向膜の表面上に有機半導体を形成することを特徴とする有機 TFT の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機薄膜トランジスタおよびその作製方法に関し、より詳細には、プラスチック基板上に形成する有機薄膜トランジスタおよびその作製方法に関する。

【0002】

【従来の技術】半導体として有機材料を用いた有機薄膜トランジスタ（以下、有機 TFT という。）は、半導体として無機材料を用いた通常の薄膜トランジスタ（以下、無機 TFT という。）に比べて、製造プロセスが比較的簡易でかつ製造コストが安いことが知られている。また、有機 TFT は、無機 TFT に比べて成膜温度を低くすることができ、このため、有機 TFT をガラス転移温度の低いプラスチック基板上に比較的容易に形成することができるという特徴がある。有機 TFT をプラスチック基板上に形成した素子は、フレキシブルで軽量である点で一般的な無機材料の基板を用いた素子よりも優れる。

【0003】この有機 TFT は、アクティブ素子としてアクティブマトリクスディスプレイに好適に用いることができ、高画質、低消費電力、省スペースのアクティブマトリクスディスプレイを実現するためのキーデバイスとして注目されている。

【0004】有機 TFT は、ゲート電極、ゲート絶縁膜、有機半導体ならびにソース電極およびドレイン電極からなり、ゲート電圧 V_g によって有機半導体界面の電荷量を変化させ、ドレイン電流 I_D を制御してスイッチングさせるものである。

【0005】有機 TFT の上記作用の性能を左右する重要な要素の 1 つがゲート絶縁膜である。ゲート絶縁膜は、一般に金属酸化物の薄膜が用いられる。

【0006】有機 TFT のゲイン g_m (dI_D/dV_g) は、下記式で表される。

【0007】

【数 1】

$$g_m = \frac{W}{L} \cdot \frac{\epsilon_0 \epsilon}{d} \cdot \mu \cdot (V_g - V_T)$$

式中、 W はチャネル幅を、 L はチャネル長を、 ϵ_0 は真空誘電率を、 ϵ はゲート絶縁膜の比誘電率を、 d はゲート絶縁膜の厚さを、 μ はキャリア移動度を、 V_T は閾値電圧を、それぞれ示す。

【0008】上記の式より、ゲート絶縁膜の厚さ d が薄いほど、また比誘電率 ϵ が大きいほど、大きなゲイン g_m を得ることができて好ましい。

【0009】

【発明が解決しようとする課題】しかしながら、有機 TFT をプラスチック基板上に形成するには、150℃以下程度のプロセス温度とする必要があるが、このような低い温度で有機 TFT を形成することは容易ではない。

【0010】例えば、プラスチック基板上にベンタセン

に代表される有機半導体を真空蒸着法等により室温で形成するとともに、ゲート絶縁膜を室温で高周波スパッタリング法により形成したいいくつかの有機TFTの例が報告されている。1つの例は、ゲート絶縁膜の材料としてBZT (Barium Zirconate Titanate) を用いたものであり (C.D.Dimitrakopoulos, S.Purushothaman, J.Kymissis, A.Callegrari and J.M.Shaw, "Low-Voltage Organic Transistors on Plastic Comprising High-Dielectric Constant Gate Insulators" Science, vol.283, 822-824 (1999))、また他の1つの例はゲート絶縁膜の材料として Al_2O_3 を用いたものである (J.H.Schon, S.Berg, Ch.Kloc, B.Batlogg, "Ambipolar Pentacene Field-Effect Transistors and Inverters" Science, Vol.287, pp1022-1023 (2000))。しかしながら、いずれの例においてもプロセス温度が低いために、これらの金属酸化物薄膜で形成されるゲート絶縁膜が柱状構造を示して微小なピンホールを生じるおそれがあり、緻密で絶縁性の良好なゲート絶縁膜を形成することが困難であるため、ゲート絶縁膜の薄膜化には限界がある。また、高周波スパッタリング法を用いた場合であっても、基板の温度がある程度上昇することは避けられないため、プラスチック基板の熱ストレスが懸念される。

【0011】また、例えば、ゲート絶縁膜をポリイミド等の有機材料を用いてスピンコート等の塗布法で形成した例も報告されている (特開2000-174277公報)。しかしながら、プラスチック基板上に塗布法でゲート絶縁膜を形成する場合、柔らかな基板の表面に均一な膜厚にゲート絶縁膜を形成することが容易でなく、トランジスタの特性バラツキを生じるおそれがある。

【0012】また、ゲート絶縁膜の材料である金属酸化物は、必ずしも比誘電率が高くなく、例えば従来用いられている二酸化珪素 (SiO_2) および窒化珪素 (Si_3N_4) は、比誘電率の値がそれぞれ3.9および7.5に止まる。

【0013】したがって、高いゲイン g_m を有する有機TFTは必ずしも実現されていないのが現状である。

【0014】本発明は、上記の課題に鑑みてなされたものであり、プラスチック基板上に形成され、高いゲインを有する有機TFTを提供することを目的とする。

【0015】

【課題を解決するための手段】本発明に係る有機TFT (有機薄膜トランジスタ) は、プラスチック基板上に形成され、ゲート電極、ゲート絶縁膜、有機半導体ならびにソース電極およびドレイン電極を有する有機TFTにおいて、該ゲート絶縁膜が、該ゲート電極の表面を陽極酸化して形成された金属酸化膜からなることを特徴とする。ここで、有機TFTのゲート電極は、常識的に金属で形成される。

【0016】これにより、反応過程で酸化膜の薄い部分に電界が集中する自己整合作用を有する陽極酸化法で形

成された金属酸化膜からなるゲート絶縁膜を形成することで、スパッタ法、蒸着法あるいはCVD法等によって形成する場合に比べてピンホールの少ない緻密で耐圧の優れた薄膜状にゲート絶縁膜を形成することができ、ゲインの大きな有機TFTを得ることができる。

【0017】この場合、前記ソース電極およびドレイン電極の上に前記有機半導体が形成されてなると、有機半導体の上にソース電極およびドレイン電極を形成するときに生じ得る有機半導体の汚染等を回避することができる。

【0018】また、この場合、前記プラスチック基板の表裏面のうちの少なくともいずれか一方の面上に無機材料のブロック層が形成されてなると、ゲート電極を陽極酸化してゲート絶縁膜を形成する際に、水や不純物がプラスチック基板を透過してプラスチック基板とゲート電極との間に入り込んでゲート電極を剥離させることを避けることができる。このとき、プラスチック基板のゲート電極に向いた側の面 (表面) にブロック層を設けたものは、スパッタリング法や真空蒸着法等によってプラスチック基板上に有機TFTの各要素を形成する際や、陽極酸化処理を行い、プラスチック基板を洗浄した後、プラスチック基板をベーク処理する際の熱を遮断してプラスチック基板を保護する熱バリヤーとしての機能も有する。また、プラスチック基板の表裏両面にブロック層を設けたものは、水や不純物がプラスチック基板そのものに浸透する不具合をも防止できるとともに、熱応力等がプラスチック基板に加わったときのプラスチック基板の変形等を抑制することができる。

【0019】また、この場合、前記ゲート電極が、熱膨張率が異なる金属を積層してなる積層膜であると (*合金あるいは混合と区別するために、文言を追加しました。ご確認下さい。)、例えば、単一成分の金属層とプラスチック基板との間に単一成分の金属層およびプラスチック基板の中間の熱膨張率を有する成分の金属層を介在させることにより、単一成分の金属層のみからなるゲート電極およびプラスチック基板の熱膨張率が異なることによって生じる応力を軽減することができる。このとき、単一成分の金属層の上に例えばこの単一成分の金属層とプラスチック基板の中間の熱膨張率を有する成分の金属層を設ける構成としても、応力の軽減に関する限り、同様の効果を得ることができる。

【0020】また、この場合、前記ゲート絶縁膜上に配向膜が形成され、該配向膜上に前記有機半導体が形成されてなると、有機半導体の配向性が向上してキャリアの移動度が向上し、ゲインの大きな有機TFTを得ることができる。

【0021】また、この場合、前記ゲート電極が、タンタル、アルミニウム、チタン、ニオブ、ジルコニウム、ハフニウム、クロム、モリブデンおよびモリブデン-タンタル合金よりなる群から選択された材料で形成されて

なると、ゲート電極を陽極酸化して形成されるゲート絶縁膜としてより緻密で欠陥の少ない膜を得ることができる。

【0022】また、本発明に係る有機TFTの作製方法は、上記の有機TFTの作製方法であって、ゲート電極を陽極酸化してゲート絶縁膜を作製するに際し、予め把握したゲート絶縁膜の膜厚と印加電圧との関係に基づいて、まず所定値の電流（定電流）を流し、ついで電圧が所定値まで上昇した時点で該所定値の電圧（定電圧）の印加を所定時間継続して、所定の膜厚のゲート絶縁膜を得ることを特徴とする。

【0023】これにより、所定の膜厚のゲート絶縁膜を精密にかつ容易に形成することができる。

【0024】この場合、前記所定時間は、前記所定値の電圧の印加を開始した後、時間経過に伴って減少する電流値の単位時間当たりの減少率が所定の値に至るまでの間の時間とすると、必要以上に長時間にわたって電圧を印加したときに起こり得るゲート絶縁膜の膜品質の低下を避けることができる。この所定時間は、所定値に保持した電圧が上昇変動を来たすまでに至ることなく充分な

成膜が行われる時間である（熟成時間）。
【0025】また、本発明に係る有機TFTの作製方法において、ソース電極およびドレイン電極を形成した後、該ソース電極およびドレイン電極の上に有機半導体を形成すると、有機半導体の上に例えばスパッタリング法等によりソース電極およびドレイン電極を形成した場合に生じ得る、有機半導体の汚染や損傷を来たすことがない。

【0026】また、本発明に係る有機TFTの作製方法において、配向膜を形成した後、ラビング装置を用いて一定方向に擦った該配向膜の表面上に有機半導体を形成すると、配向性が向上し、キャリアの移動度の大きな有機半導体を得ることができる。

【0027】

【発明の実施の形態】本発明に係る有機TFTおよびその作製方法の好適な実施の形態（以下、本実施の形態例という。）について、図を参照して、以下に説明する。

【0028】本実施の形態例に係る有機TFTおよびその作製方法について、図1～図3を参照して説明する。

【0029】本実施の形態例に係る有機TFT10は、図1に示すように、プラスチック基板12の上に、順次、ブロック層14、ゲート電極16、ゲート絶縁膜18および有機半導体20を有し、さらに、有機半導体20の上に対向、離間してソース電極22およびドレイン電極24を有する構成である。ここで、ブロック層14は必要に応じて省略してもよい。

【0030】上記の構成の有機TFT10は、以下の方法により作製する。

【0031】プラスチック基板12は、プラスチック材料として例えばポリカーボネートを用いて形成する。

【0032】ブロック層14は、材料として例えば二酸化珪素を用い、例えば室温でスパッタリング法により、プラスチック基板12の上に約80～100nmの膜厚に形成する。

【0033】ゲート電極16は、材料として例えばタンタル（Ta）を用い、例えばマグネトロンDCスパッタリング法により、電力200W、アルゴンガス圧力約 3×10^{-1} Paの条件で、ブロック層14の上に約200nmの膜厚に形成する。ゲート電極16の材料は、タンタルに変えて、アルミニウム、チタン、ニオブ、ジルコニウム、ハフニウム、クロム、モリブデンまたはモリブデン-タンタル合金から適宜選択して用いてもよい。

【0034】ゲート絶縁膜18は、ゲート電極16を陽極酸化して形成する。この場合、例えば1%リン酸水溶液を化成液として用い、この化成液にゲート電極16が形成されたプラスチック基板12を浸漬する。そして、ゲート電極16を陽極とし、別に準備した陰極との間に直流電界を印加することで、下記の反応によりゲート絶縁膜18としての五酸化タンタル（ Ta_2O_5 ）膜が形成される。

【0035】 $2Ta + 5H_2O \rightarrow Ta_2O_5 + 10H^+ + e^-$ この五酸化タンタル膜は、絶縁性に優れるとともに製造プロセス中での耐食性に優れることが知られている。

【0036】このとき、反応過程で膜の薄い部分に電界が集中する自己整合作用により均一な膜厚のゲート絶縁膜18が形成される。

【0037】また、このとき、定電流における皮膜の生成において、膜厚Dをさらにdだけ成長させるために必要な電圧Vの増加分をdVとすると、微分電場強度

(dV/dD) は膜厚Dに対する依存性がなく略一定の値であるため、形成されるゲート絶縁膜18の膜厚と設定電圧とは、図2に示すように略比例関係にある。このため、比例近似したゲート絶縁膜18の膜厚と設定電圧との関係を予め把握しておき、あるいはまた使用するゲート絶縁膜18の材料の種類ごとの精密なゲート絶縁膜18の膜厚と設定電圧との関係を予め把握しておくことにより、設定電圧値によりゲート絶縁膜18の膜厚を精度よく容易に制御することができる。

【0038】また、このとき、ゲート絶縁膜18を形成する過程において膜の内部と表面とでは化成の進行程度が異なるため、設定電圧に達した後、予め検討して得た所定の時間（熟成時間）の間設定電圧の印加状態を継続する。

【0039】この場合、長時間にわたって設定電圧の印加を続けると、電圧が増加する現象を生じることがある。この現象は、長時間高電界をかけられているために、皮膜が結晶化するのが原因ではないかと考えられる。したがって、この不具合を防止するためには、皮膜が所定の膜厚に形成されて電流が所定値から著しく低下

する所定の時点、言い換えれば、電流値の低下が略収まり、単位時間あたりの電流値の減少率が所定の小さな値となった時点で化成を終了する。すなわち、この時点を上記所定の時間である熟成時間の終点とする。この所定の時点は、化成条件による皮膜性状の変化を予め検討しておくことで適宜設定することができ、またその際、理想的な熟成時間とのバランスを考慮して設定する。

【0040】一例として、例えば0.1~0.25 (mA/cm²) 程度の一定の電流で電圧を印加し、電圧が例えば50Vの設定値に達した後は電流値を制御して50Vの設定電圧を保ち、熟成時間を経て電流が所定値から著しく低下する所定の時点で化成を終了する。これにより、85.64nmの薄厚のゲート絶縁膜18を、精密にかつ容易に得ることができる。

【0041】上記の陽極酸化法によりゲート絶縁膜18を形成した後、プラスチック基板12を例えば純水で洗浄し、さらに70℃程度の温度でベークする。

【0042】有機半導体20は、材料として例えばベンタセンを用い、抵抗加熱による真空蒸着法により、チャンバーの圧力を例えば10⁻⁶ Paとし、基板温度が室温から100℃の範囲に収まるプロセス温度で、ゲート絶縁膜上に例えば50nmの膜厚に形成する。このとき、有機半導体のソース電極およびドレイン電極間方向の長さ(チャンネル長)Lを例えば0.5mmに、また有機半導体の幅(チャンネル幅)Wを例えば10mmに形成する。

【0043】ソース電極22およびドレイン電極24は、材料として例えばAuを用い、真空蒸着法により、金属マスクを介して、有機半導体20上に例えば100nmの膜厚にストリップ状に形成する。

【0044】本実施の形態例に係る有機TFT10は、ゲート絶縁膜18が陽極酸化法によりタンタルからなるゲート電極16を酸化して形成されたものであるため、スパッタ法、蒸着法あるいはCVD法等によって形成する従来の場合に比べてピンホールの少ない緻密で耐圧の優れた薄膜状にゲート絶縁膜18を形成することができ、ゲインの大きな有機TFTを得ることができる。

【0045】また、有機TFT10は、プラスチック基板12とゲート電極16との間にブロック層14が形成されているため、ゲート電極16を陽極酸化してゲート絶縁膜18を形成する際に、水や不純物がプラスチック基板12を透過してプラスチック基板12とゲート電極16との間に入り込んでゲート電極16が剥離することがない。また、スパッタリング法や真空蒸着法等によってプラスチック基板12上に有機TFT10の各要素を形成する際や、陽極酸化処理を行い、プラスチック基板12を洗浄した後、プラスチック基板12をベーク処理する際の熱がブロック層14によって遮断され、プラスチック基板12が熱から保護される。

【0046】また、有機TFT10は、プラスチック基

板12上に形成されているため、フレキシブルで軽量であり、例えばアクティブ素子としてアクティブマトリクスディスプレイに好適に用いることができる。この場合、プラスチック基板12を形成する樹脂としては、上記のポリカーボネート樹脂の他に、ポリエーテルスルホン樹脂、ポリエチレンテレフタレート樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂または環状ポリオレフィン樹脂等から適宜選択したものをを用いることができる。

10 【0047】本実施の形態例に係る有機TFT10について、ゲート絶縁膜18の物性を測定した結果、1kHzで測定したキャパシタ容量は0.248 (uF/cm²) であり、これから求めた比誘電率は約24であった。このゲート絶縁膜18の比誘電率の値は、従来の二酸化珪素の比誘電率3.9および窒化珪素の比誘電率7.5に比べるとかなり大きい。また、前記したように、ゲート絶縁膜18は、膜厚が85.64nmと小さい。

20 【0048】また、有機半導体20は、上記したように、幅(チャンネル幅W)が10mmおよび長さ(チャンネル長L)が0.5mmであり、その比(W/L)が20と大きい。また、有機半導体20は、キャリア移動度(μ)が0.22 (cm²/V·s) 程度と大きい。

【0049】ゲート絶縁膜18および有機半導体20が上記の特性を有する有機TFT10の静特性を測定した結果を図4に示した。有機TFT10は、ゲインが大きく、ゲート電圧V_gが1.2V程度の低い閾値電圧で動作した。

30 【0050】つぎに、本実施の形態例の有機TFT10の変形例について説明する。なお、以下の各変形例において、有機TFT10と同一の構成要素については、有機TFT10と同一の参照符号を付すとともに重複する説明を省略する。

【0051】第1の変形例に係る有機TFT10aは、図5に示すように、ブロック層14とともに、さらにプラスチック基板12の裏面にもブロック層14と同様のブロック層14aが設けられている点で有機TFT10と相違する。

40 【0052】有機TFT10aは、プラスチック基板12の両面に無機材料からなるブロック層14またはブロック層14aが設けられているため、水や不純物がプラスチック基板12に浸透することを防止でき、また、熱応力等がプラスチック基板12に加わったときのプラスチック基板12の変形等を抑制することができる。

【0053】第2の変形例に係る有機TFT10bは、図6に示すように、ゲート電極26が熱膨張率の異なるアルミニウム層28aおよびタンタル層28bの積層膜である点で有機TFT10と相違する。各要素の熱膨張率は、アルミニウムが22.4 (ppm/℃)、タンタルが6.5 (ppm/℃) およびプラスチック基板12

の材料であるポリカーボネートが37~43 (ppm/°C)である。

【0054】有機TFT10bは、タンタル層28bおよびプラスチック基板12の中間の熱膨張率を有するアルミニウム層28aをタンタル層28bおよびプラスチック基板12に介在させることにより、ゲート電極がタンタル層28bのみである場合にタンタル層28bおよびプラスチック基板12の熱膨張率が異なることによって生じる応力を軽減することができる。

【0055】第3の変形例に係る有機TFT10cは、図7に示すように、ゲート絶縁膜18と有機半導体20aとの間に配向膜30が設けられている点が有機TFT10と相違する。

【0056】例えばスピンコート法や印刷法等により、有機溶剤に溶解した長鎖アルキル基を有する高分子をゲート絶縁膜18上に薄厚に塗布し、乾燥させた後、形成された膜の表面をラビング装置を用いて擦ることにより、垂直方向に配向した、すなわち、ゲート絶縁膜18上に直立して長鎖アルキル基を有する高分子が整列された配向膜30が得られる。そして、配向膜30の上に、前記した真空蒸着法によりベンタセンの薄膜を形成することにより、ベンタセンの分子が垂直方向に配向した、すなわち、配向膜30とソース電極22およびドレイン電極24との間に直立してベンタセンの分子が整列された有機半導体20aが得られる。

【0057】有機TFT10cは、有機半導体20aの配向性が向上し、キャリア移動度(μ)が1.1 (cm²/V·s)程度と大きいため、大きなゲインを得ることができる。

【0058】第4の変形例に係る有機TFT10dは、図8に示すように、ソース電極22aおよびドレイン電極24aの上に有機半導体20bが設けられている点が有機TFT10と相違する。

【0059】この場合、ゲート絶縁膜18aは、ゲート電極16aの上面とともに側面も被覆するように形成される。そして、ゲート絶縁膜18aのつぎに、ソース電極22aおよびドレイン電極24aが形成される。このとき、ソース電極22aおよびドレイン電極24aは、ゲート絶縁膜18aで被覆されたゲート電極16aを挟んで離間して、プラスチック基板12上の対向する位置に形成される。ソース電極22aおよびドレイン電極24aは、前記したように金属マスクを介して真空蒸着することにより得られ、あるいは、微細加工するときは金属マスクに変えてフォトリソグラフィによりパターンニングして形成したレジストマスクを介して真空蒸着することにより得られる。なお、ソース電極22aおよびドレイン電極24aがゲート絶縁膜18aによって絶縁され、およびソース電極22aおよびドレイン電極24aの間に有機半導体20bの少なくとも一部が介在するという2つの条件を満たす限り、図8以外の他の形態の積

層構造とすることができる。

【0060】つぎに、前記した真空蒸着法等により有機半導体20bをソース電極22aおよびドレイン電極24aの上に形成する。このとき、有機半導体20bの一部がソース電極22aおよびドレイン電極24aとゲート絶縁膜18aとの間の隙間に進入するように形成される。但し、これに限らず、ソース電極22aおよびドレイン電極24aとゲート絶縁膜18aとを密着させてもよい。

【0061】有機TFT10dの上記の構成およびその作製方法に変えて、ソース電極およびドレイン電極の上に有機半導体を形成する場合、ソース電極およびドレイン電極を真空蒸着法によって形成するときの熱や不純物によって、先に形成された有機半導体が損傷や汚染を受け、有機TFTの特性が劣化するおそれがある。また、リソグラフィによりパターンニングするときは、有機材料であるレジストやエッチャント(エッチング液)に、有機半導体が最上層に形成されたプラスチック基板12を浸漬することで、同様に有機半導体の表面が汚染され有機TFT1の特性が劣化するおそれがある。

【0062】これに対して有機TFT10dの上記の構成およびその作製方法によれば、有機半導体20bが上記の汚染等を受けるおそれがなく、したがって、有機TFT10dの特性が劣化するおそれがない。また、この場合、ソース電極22aおよびドレイン電極24aを形成するまでは、無機TFTと同様のプロセスを採用することができ、作製方法が煩雑とならない。

【0063】

【発明の効果】本発明に係る有機TFTによれば、ゲート絶縁膜が、ゲート電極の表面を陽極酸化して形成された金属酸化膜からなるため、ピンホールの少ない緻密で耐圧の優れた薄膜状にゲート絶縁膜を形成することができ、ゲインの大きな有機TFTを得ることができる。

【0064】また、本発明に係る有機TFTによれば、ソース電極およびドレイン電極の上に有機半導体が形成されてなるため、有機半導体の上にソース電極およびドレイン電極を形成するときに生じ得る有機半導体の汚染等を回避することができる。

【0065】また、本発明に係る有機TFTによれば、プラスチック基板の表裏面のうちの少なくともいずれか一方の面上に無機材料のブロック層が形成されてなるため、ゲート電極を陽極酸化してゲート絶縁膜を形成する際に、水や不純物がプラスチック基板を透過してプラスチック基板とゲート電極との間に入り込んでゲート電極を剥離させることを避けることができる。このとき、プラスチック基板のゲート電極に向けた側の面にブロック層を設けたものは、スパッタリング法や真空蒸着法等によってプラスチック基板上に有機TFTの各要素を形成する際や、陽極酸化処理を行い、プラスチック基板を洗浄した後、プラスチック基板をベーク処理する際の熱を

遮断してプラスチック基板を保護する熱バリアーとしての機能も有する。また、プラスチック基板の表裏両面にブロック層を設けたものは、水や不純物がプラスチック基板そのものに浸透する不具合をも防止できるとともに、熱応力等がプラスチック基板に加わったときのプラスチック基板の変形等を抑制することができる。

【0066】また、本発明に係る有機TFTによれば、ゲート電極が、熱膨張率が異なる金属を積層してなる積層膜であるため、単一成分の金属層のみからなるゲート電極およびプラスチック基板の熱膨張率が異なることによ

って生じうる応力を軽減することができる。

【0067】また、本発明に係る有機TFTによれば、ゲート絶縁膜上に配向膜が形成され、配向膜上に有機半導体が形成されてなるため、キャリアの移動度が向上し、ゲインの大きな有機TFTを得ることができる。

【0068】また、本発明に係る有機TFTによれば、ゲート電極が、タンタル、アルミニウム、チタン、ニオブ、ジルコニウム、ハフニウム、クロム、モリブデンおよびモリブデン-タンタル合金よりなる群から選択された材料で形成されてなるため、ゲート電極を陽極酸化して形成されるゲート絶縁膜としてより緻密で欠陥の少ない膜を得ることができる。

【0069】また、本発明に係る有機TFTの作製方法によれば、上記の有機TFTの作製方法であって、ゲート電極を陽極酸化してゲート絶縁膜を作製するに際し、予め把握したゲート絶縁膜の膜厚と印加電圧との関係に基づいて、まず所定値の電流を流し、ついで電圧が所定値まで上昇した時点で該所定値の電圧の印加を所定時間継続して、所定の膜厚のゲート絶縁膜を得るため、所定の膜厚のゲート絶縁膜を精密にかつ容易に形成することが

できる。

【0070】また、本発明に係る有機TFTの作製方法によれば、所定時間は、所定値の電圧の印加を開始した後、時間経過に伴って減少する電流値の単位時間当たりの減少率が所定の値に至るまでの間の時間とするため、必要以上に長時間にわたって電圧を印加したときに起こり得るゲート絶縁膜の膜品質の低下を避けることができる。

【0071】また、本発明に係る有機TFTの作製方法によれば、ソース電極およびドレイン電極を形成した後*

*にソース電極およびドレイン電極の上に有機半導体を形成するため、有機半導体の上に例えばスパッタリング法等によりソース電極およびドレイン電極を形成した場合に生じ得る、有機半導体の汚染や損傷を来たすことがない。

【0072】また、本発明に係る有機TFTの作製方法によれば、配向膜を形成した後、ラビング装置を用いて一定方向に擦った配向膜の表面上に有機半導体を形成するため、キャリアの移動度の大きな有機半導体を得ることができる。

【図面の簡単な説明】

【図1】本実施の形態例の有機TFTの概略構成を示す図である。

【図2】陽極酸化法によりゲート絶縁膜を形成するときの、印加電圧と膜厚との関係を示すグラフ図である。

【図3】陽極酸化法によりゲート絶縁膜を形成するときの、電流および電圧の経時変化を示すグラフ図である。

【図4】本実施の形態例の有機TFTの静動作特性を示すグラフ図である。

【図5】第1の変形例の有機TFTの概略構成を示す図である。

【図6】第2の変形例の有機TFTの概略構成を示す図である。

【図7】第3の変形例の有機TFTの概略構成を示す図である。

【図8】第4の変形例の有機TFTの概略構成を示す図である。

【符号の説明】

10、10a～10d 有機TFT

12 プラスチック基板

14、14a ブロック層

16、16a、26 ゲート電極

18、18a ゲート絶縁膜

20、20a、20b 有機半導体

22、22a ソース電極

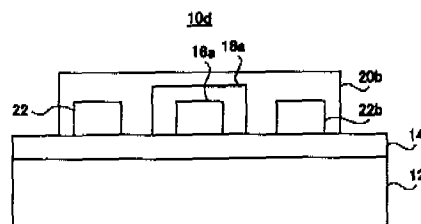
24、24a ドレイン電極

28a アルミニウム層

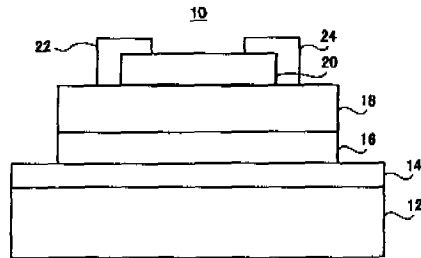
28b タンタル層

30 配向膜

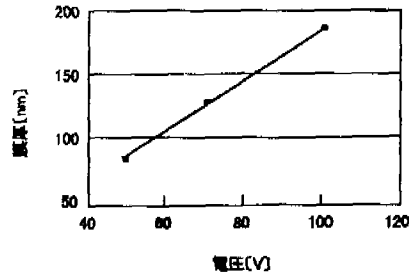
【図8】



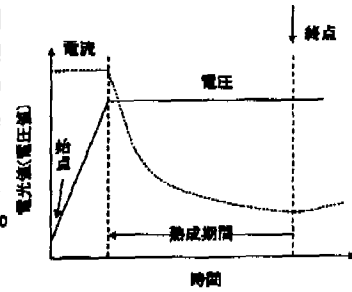
【図1】



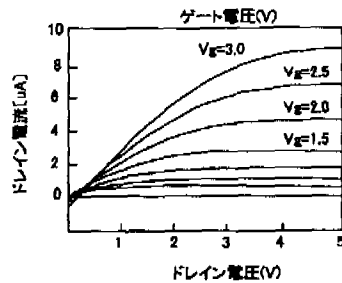
【図2】



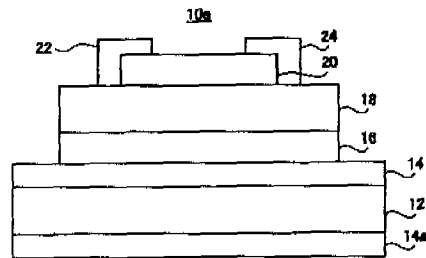
【図3】



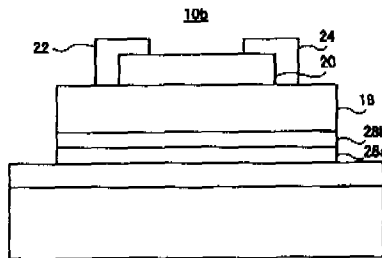
【図4】



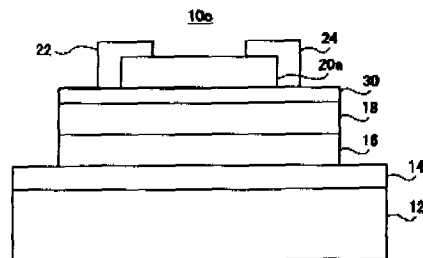
【図5】



【図6】



【図7】



フロントページの続き

(51)Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 1 L 29/78

6 1 8 A

6 2 6 C

29/28

(72)発明者 井上 陽司

東京都世田谷区砧一丁目10番11号 日本放送協会 放送技術研究所内

(72)発明者 菊池 宏

東京都世田谷区砧一丁目10番11号 日本放送協会 放送技術研究所内

(72)発明者 時任 静士

東京都世田谷区砧一丁目10番11号 日本放送協会 放送技術研究所内

Fターム(参考) 4M104 AA09 BB02 BB13 BB14 BB16
BB17 CC05 DD37 DD89 EE03
GG09
5F058 BC03 BF70 BJ01
5F110 AA07 AA17 BB01 CC03 DD01
DD13 DD18 EE03 EE04 EE14
EE44 FF01 FF05 FF09 FF24
FF36 GG05 GG06 GG25 GG28
GG29 GG42 HK02 HK32